

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

KOREA
10/0278551

(51) Int. Cl. 6		(11) 등록번호	10-0278551
H03B 5 / 18		(24) 등록일자	2000년 10월 20일
(21) 출원번호	10-1997-0055902	(65) 공개번호	특1999-0034328
(22) 출원일자	1997년 10월 29일	(43) 공개일자	1999년 05월 15일
(73) 특허권자	김범성 한국		
(72) 발명자	대전광역시 유성구 어은동 한빛아파트 107동 801호 김범성		
(74) 대리인	대전광역시 유성구 어은동 한빛아파트 107동 801호 박각남		
심사관 : 목승균			
(54) 고주파 저장용 발진장치			

pub date

요약

본 발명은 무선 휴대전화기에 사용되는 CMOS 트랜지스터를 이용한 고주파 저장용 발진장치에 관한 것이다.

본 발명의 특징은 인버터 및 커패시터와 한 쌍의 발진 트랜지스터를 포함하는 고주파 발진회로를 다단으로 결합하여 잡음 이 적은 발진기를 구성할 때, 초단 발진회로의 제1입력(+)과 제2입력(-)에 의해 각각 위상 시프트된 제1출력(+)과 제2출력(-)은 각각 다음단 발진회로의 제1입력(+)과 제2입력(-)에 인가되는 형식으로 연결하고 궁극적으로 종단 발진회로의 제1출력(+)과 제2출력(-)은 각각 초단 발진 회로의 제2입력(-)과 제1입력(+)에 인가되게 연결하는 방식의 구성을 통하여 발진 장치의 결합 단수에 제한을 받지않는 높은 선택도와 고주파 저잡음 특성이 우수한 고주파 발진장치를 만들 수 있게 된 다는데 있다.

도면

도6

영세서

도면의 간단한 설명

제1도는 일반적인 발진회로의 기본회로구성도이다.

제2도는 종래의 2단 결합방식의 고주파 저장용 발진장치에 적용되는 발진회로 쉼의 상세도이다.

제3도는 제2도에 보인 종래의 발진회로 쉼에 대한 등가회로를 나타낸다.

제4도는 종래의 2단 결합방식의 고주파 저장용 발진장치의 블록 구성도이다.

제5도는 본 발명에 적용된 2입력-2출력방식 발진회로 셀의 등가블록을 나타낸다.

제6도는 본 발명에 따른 다단 결합방식의 고주파 저장용 발진장치에 대한 블록 구성도이다.

제7도는 제5도에 보인 본 발명 적용의 등가블록에 대한 상세회로 구성도이다.

제8도는 본 발명에 따른 4입력-2출력방식 발진회로 셀의 등가블록을 나타낸다.

제9는 제8도의 등가블록을 이용한 고주파 저장용 발진장치의 블록 구성도이다.

제10도는 본 발명에 따른 6입력-2출력방식 발진회로 셀의 등가블록을 나타낸다.

제11도는 제10도의 등가블록을 이용한 고주파 저장용 발진장치의 블록 구성도이다.

제12도는 제10도에서 보인 6입력-2출력방식 발진회로 셀의 상세회로 구성도이다.

<도면의 주요부분에 대한 부호의 설명>

M1-M7 : 트랜지스터

L1, L2 : 인덕터

C1, C2 : 커패시터

In1-In6 : 입력

out1, out2 : 출력

V1-V3 : 바이어스 전압

cls last par
wait drain node

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 무선 휴대전화기에 사용되는 CMOS 트랜지스터를 이용한 고주파 발진장치에 관한 것으로, 특히 발진회로 셀의 다단 결합을 통한 위상지연 발진장치에서 각 단계에서의 추가 접합보다 공진 Q값을 높여주어 안정적인 저장용 특성의 발진 출력을 얻을 수 있도록 하는 구성의 고주파 저장용 발진장치에 관한 것이다.

개인 휴대전화기와 같은 고주파 무선 통신기기에 사용되는 자파수 변환용 국부 발진기는 매우 정밀할 것이 요구된다.

일반적으로 무선 장비의 안테나를 통하여 수신된 고주파수는 위상 록 루프 제어되는 국부발진기의 발진주파수에 의해 믹서에서 업 컨버전 또는 다운 컨버전되어 필요로 하는 일정한 주파수로 변환되게 되는데, 이때 변환 하고자 하는 주파수 스펙트럼 상에서 항상 일정한 안정성과 노이즈 특성을 얻기 위해서는 고성능의 발진기가 필요하게 된다.

이러한 고성능의 국부발진신호는 각종 수동 및 능동소자와 이들의 회로구성에 의한 다양한 형태의 발진장치로부터 얻을 수 있는데, 그 중에서 대표적으로 사용되는 회로가 CMOS 전계효과 트랜지스터를 이용한 발진장치이다.

도 1은 CMOS 전계효과 트랜지스터를 이용한 전동적인 고주파 발진장치의 회로셀의 구성을 보인 것으로, 여기에서는 인덕터와 커패시터에 의한 각각의 인덕턴스 및 커패시턴스와 그리고 트랜지스터에서 얻어지는 저항값으로 결정되는 시정수에 의해 발진이 일어나게 되는 것이 설명되고 있다.

도 2는 상기한 전동적인 발진회로를 발전시켜 다단결합 발진장치의 구성을 가능하게 하는 발진회로 셀의 상세회로 구성도이다.

여기에서 참고되는 바와 같이, 고주파 발진회로 단은 서로의 일출력 단이 각각 엇갈려 접속되어 있는 두 개의 발진 트랜지스터(M11, M12)와, 상기 발진 트랜지스터에 드레인 측과 소오스측이 각각 맞물려 있으며 게이트 입력(in1, in2)을 가지는 입력 트랜지스터(M13, M14)와, 상기 발진 및 입력 트랜지스터의 드레인 측에 작동전류를 공급하기 위한 인덕터(L11, L12)를 포함하고 있다.

이러한 발진회로 셀은 도 3에서 나타난 바와 같은 형태의 블록으로 나타내지게 되는데, 여기에서 알 수 있는 바와 같이 셀의 제1,2입력은 서로 반대 위상값의 입력이 인가되게 되고 이에 따라 해당 입력에 대한 해당출력은 각각 인버전되어 나타나게 된다.

도 4는 상기의 발진회로 셀의 2단 결합구성을 통해 구현시킨 다단 결합형태의 발진장치를 블록형태로 설명하고 있다.

이 발진장치의 구성을 보인 제1셀의 제1,2입력(+, -)에 대해 각각 위상이 인버전되어 출력되는 제1셀의 제1,2출력(-, +)은 제2셀의 제1,2입력(+, -)에 각각 인가되게 연결되고, 또한 제2셀의 제1,2출력(-, +)은 각각 제1셀의 제2,1입력(-, +)에 인가되게 연결되고 있다.

따라서 상기와 같은 링 발진회로 셀 결합방식을 이용하는 발진장치는 그 결합단수가 2의 배수로만 정해지게 되므로 링 발진회로 구성의 자유도가 떨어질 수밖에 없다.

또한 기존의 링 발진장치는 셀의 결합단수가 증가하면 증가할수록 노이즈도 증가하는데, 예를들어 각단의 노이즈가 $\Delta\tau$ 라 하고 또 각단의 지연시간을 T 라고 한다면 예상되는 전체의 노이즈는 $(\Delta\tau)^{1/2} \cdot 2N$ 이 된다.

이때 N 은 결합단의 개수로써 4단이라면 노이즈는 $8(\Delta\tau)^{1/2}$ 이되어 시간축에서

$\sqrt{8} \Delta\tau$ 의 변화를 갖는 노이즈가 생기게 되는데, 0 팩터가 낮은 상기방식에서는 발진 주파수에 대한 노이즈 밴드폭이 넓게 형성되어 결국 노이즈의 영향이 적은 고주파 발진출력을 얻을 수 없게 된다.

발명이 이루고자하는 기술적 과제

본 발명의 목적은 무선통신 기기 등에 이용할 고주파 저잡음 발진장치를 구성하는 경우에 발진회로 셀의 결합구성에 자유도가 주어지게되어 노이즈 특성이 매우 우수하게 나타나게 되는 고주파 저잡음 발진장치를 제공하는데 있다.

본 발명의 특징은 인덕터 및 커패시터와 한 쌍의 발진 트랜지스터를 포함하는 고주파 발진회로를 다단으로 결합하여 잡음이 적은 발진기를 구성할 때, 초단 발진회로의 제1입력(+)과 제2입력(-)에 의해 각각 위상 시프트된 제1출력(+)과 제2출력(-)은 각각 다음단 발진회로의 제1입력(+)과 제2입력(-)에 인가되는 형식으로 연결하고 궁극적으로 종단 발진회로의 제1출력(+)과 제2출력(-)은 각각 조단 발진 회로의 제2입력(-)과 제1입력(+)에 인가되게 연결하는 방식의 구성을 통하여 발진 장치의 결합 단수에 제한을 받지않는 높은 선력도와 고주파 저잡음 특성이 우수한 고주파 발진장치를 만들 수 있게 된다.

발명의 구성 및 작용

첨가한 도면을 참고로 하여 본 발명을 설명하면 다음과 같다.

도 5는 본 발명에 따른 발진장치를 구성하게 될 발진회로 셀의 블록 구성이고 도 7은 이에 대한 상세 회로구성을 나타내고 있다.

여기에서 참고되는 바와 같이, 각각의 제1, 2출력단(out1, out2)에 인덕터(L1, L2)와 커패시터(C1, C2)를 가지는 한 쌍의 제1, 2 발진 트랜지스터(M4, M5)는 서로 상대의 드레인 출력단에 자기의 게이트 입력이 접속되는 형태로 엇갈려 연결시켜 구성한다.

상기 발진 트랜지스터(M4, M5)의 각 드레인 측에는 바이어스 전압단(V1)을 가지는 제1 전류 트랜지스터(M1)를 통한 VDD 전압이 각각의 인덕터(L1, L2)를 거쳐 인가되게 구성한다.

상기 제1 발진 트랜지스터(M4)의 드레인 측인 제2 출력단(out2)과 상기 제2 발진 트랜지스터(M5)의 드레인 측인 제1 출력단(out1)에는 각각 제1, 2 입력단(in1, in2)을 가지는 제1, 2 입력 트랜지스터(M6, M7)의 각 드레인 측을 접속시키고, 이를 제1, 2 입력 트랜지스터(M6, M7)의 각 소오스 측은 바이어스 전압단(V3)을 가지는 제3 전류 트랜지스터(M3)를 통하여 그라운드에 접속되게 구성한다.

또한 상기 제1, 2 발진 트랜지스터(M4, M5)의 공통 소오스 측은 바이어스 전압단(V2)을 가지는 제2 전류 트랜지스터(M2)를 통하여 그라운드에 접속되게 구성한다.

상기의 제2, 3 전류 트랜지스터(M2, M3)는 발진출력파형을 부드럽게 평형하는 역할을 하며, 이를 도 2의 발진회로에 적용하는 경우에도 상기와 동일한 발진출력파형의 평형 및 안정화 효과를 얻을 수 있다.

이러한 발진회로 셀은 제1, 2 입력 트랜지스터(M6, M7)를 통해 입력된 입력 신호에 따라 제1, 2 발진 트랜지스터(M4, M5)가 인덕터와 커패시터에 의한 시정수값을 가지고 발진하여 그들의 각 드레인 출력단(OUT1, OUT2)측을 통해 입력신호보다 위상이 지연된 출력을 내게된다.

이들 도 5와 도 7을 상호 관련시켜 설명하면, 제1입력 트랜지스터(M1)의 게이트 제1입력(in1)과 제2입력 트랜지스터(M2)의 게이트 제2입력(in2)은 서로 반대의 위상이 입력되게 되고 마찬가지로 그들 상호간의 출력위상도 역위상을 가지게 되고, 각 발진 트랜지스터(M4, M5)의 각 입출력간에는 위상의 지연이 있게된다.

한편 제1, 2 발진 트랜지스터(M4, M5)와 제1, 2 입력 트랜지스터(M6, M7)에 흐르게 되는 전류의 크기는 각각 제2 전류 트랜지스터(M2)와 제3 전류 트랜지스터(M3)를 흐르는 전류의 크기와 관계되며, 어떠한 경우라도 이들 제2, 3 전류 트랜지스터를 흐르는 전류의 총합은 제1 전류 트랜지스터(M1)를 흐르게 될 전류의 크기와 관계 된다.

이때 제2, 3 전류 트랜지스터에 가해지는 외부 바이어스 전압(V2, V3)의 크기에 따라 제2, 3 전류 트랜지스터를 흐르는 전류크기는 상호 반비례하게 되므로 이를 통하여 입출력간의 오차에 따른 출력 파형의 어긋남을 보상 조정함으로써, 다만 중폭에 따른 노이즈 유입을 효과적으로 상쇄시킬 수 있어 정교한 파형의 발진출력이 얻어지게 되는 것이다.

도 6은 2입력-2출력방식의 발진회로 셀을 다수개 결합시켜 발진장치를 구성한 예를 보인 것이다.

여기에서 참고되는 바와 같이, 초단 발진회로 셀의 제1입력(+)과 제2입력(-)에 의해 각각 위상 시프트된 제1출력(+)과 제2출력(-)은 각각 다음단 발진회로 셀의 제1입력(+)과 제2입력(-)에 인가되는 형식으로 연속적으로 연결하고 최종적으로 종단 발진회로의 제1출력(+)과 제2출력(-)은 각각 초단 발진회로의 제2입력(-)과 제1입력(+)에 인가되게 연결하는 방식으로 구성되고 있음을 알 수 있다.

이러한 본 발명 발진장치는 발진회로 셀의 결합단 수에 제한을 받지 않으므로 발진회로의 설계상 자유도가 높아지게 되어 높은 Q 팩터를 확보할 수 있어 고주파 장을 특성이 매우 우수한 저잡음 고주파 발진장치를 만들 수 있게 한다.

도 8은 본 발명에 적용할 4입력-2출력방식 발진회로 셀의 등가블록을 나타낸 것이고, 도 9는 그들 이용한 다단 발진장치

의 단간 결선 상태를 보인 것이다.

여기에서 참고되는 바와 같이, 조단의 발진회로 셀의 제2.1출력(+,-)은 두번째 셀의 제2.3입력(+,-)으로 되게 접속시키고, 두 번째 단의 발진회로 셀의 제2.1출력(+,-)은 세 번째 단의 제2.3입력(+,-)으로 되게 접속시키는 식으로 구성하고 최종적으로 종단 발진회로 셀의 제2출력(+)은 조단의 제4 입력(-)으로 인가되게 접속시키고 종단 발진회로 셀의 제1출력(-)은 조단의 제1입력(+)으로 되게 접속시켜 구성하고 있다.

또 종단-1단의 제1.2 출력은 각각 조단의 제2.3 입력 단에 접속시키고, 조단의 제1.4 입력 단에 인가되는 입력은 그 다음 단의 제 1.4 입력 단에 인가되게 접속시켜 구성하는 식으로 연결구성하고 있다.

이러한 방식에 의한 발진회로 셀의 다단 결합을 통하여 앞에서 설명한 것처럼 저잡음 특성의 고주파 발진신호 출력을 확보할 수 있게 되는 것이다.

도 10은 본 발명의 또다른 실시 예를 보이고 있는 6입력-2출력방식 발진회로 셀의 등가블록을 나타낸 것이고, 도 11은 도 10의 등가블록을 이용한 고주파 저잡음 발진장치의 회로 블록구성을 보인 것이다.

도 11의 발진회로 셀의 다단 결합방식은 기본적으로 도 6의 4입력-2출력 방식발진회로 셀의 결합 방식과 다르지 않다.

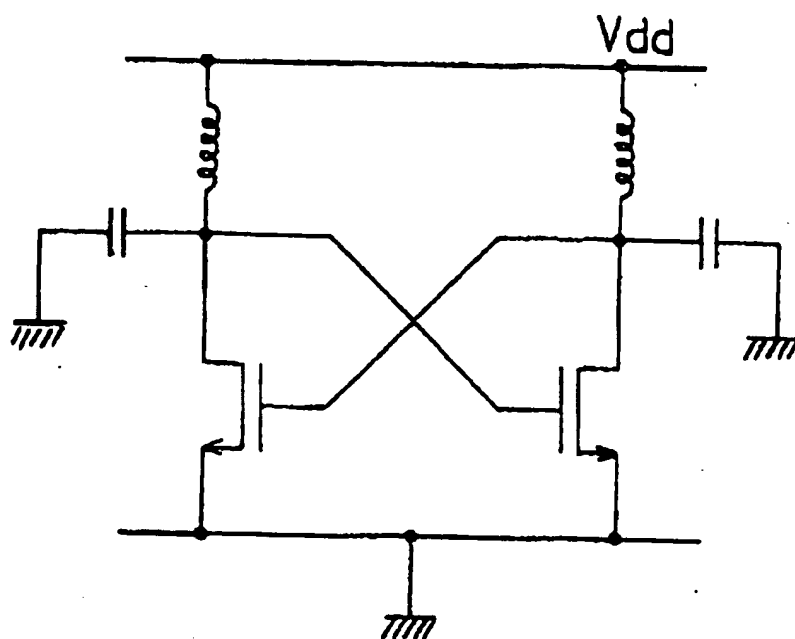
도 12는 도 10에 보인 6입력-2출력방식 발진회로 셀의 구체적인 회로도로서, 그 구성을 보면 도 7에 보인 본 발명의 기본 회로를 기초로 하여 여기에 각각의 입력 단을 가지는 다수의 입력 트랜지스터와 이들 입력 트랜지스터들의 전류를 제한하기 위한 다수의 제3 전류 트랜지스터가 추가된 것을 알 수 있다.

발명의 효과

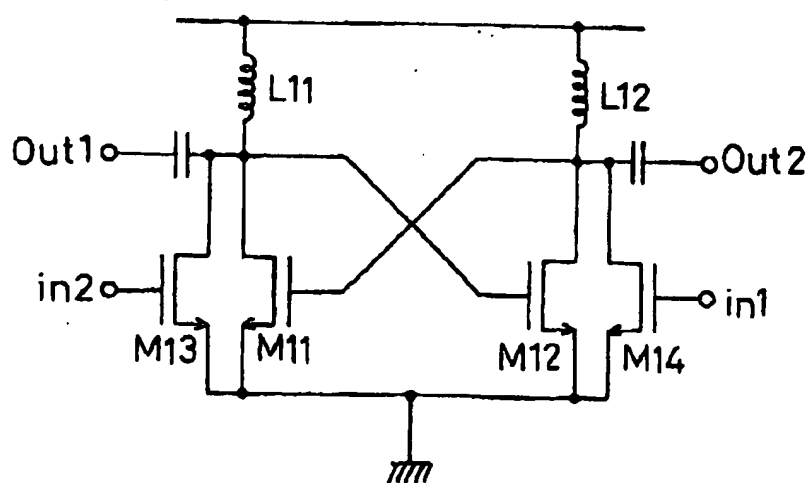
이상에서 설명한 바와 같은 본 발명은 MOS 전계효과 트랜지스터를 이용한 발진회로 셀을 다단으로 결합하여 발진장치를 구성할 때 전후단의 셀간 결합에서 순차 위상 시프트가 일어나도록 구성함으로써 셀의 결합단수에 제한없이 발진회로의 설계가 가능하게 하여 설계상의 자유도를 높일 수 있게되며, 또한 높은 Q값의 고주파 발진출력특성과 우수한 노이즈 특성을 가지는 발진기를 확보할 수 있게됨에 따라 무선통신기기 및 측정장비의 성능을 향상시킬 수 있게되는 특유의 효과가 나타나게 된다.

도면

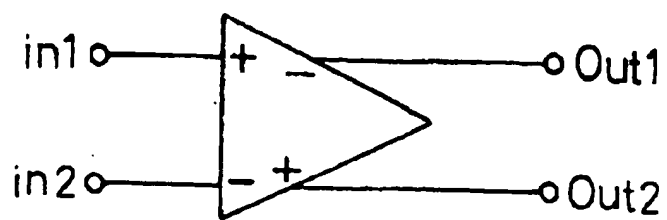
도면1



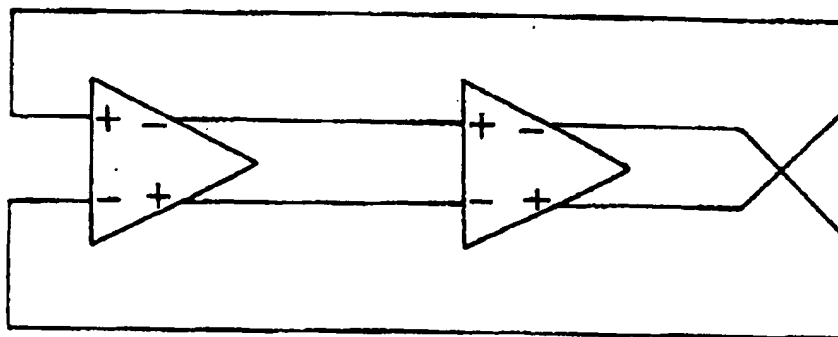
도면2



도면3

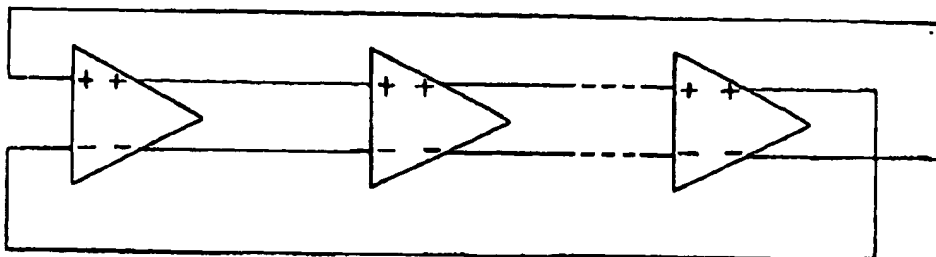


도면4

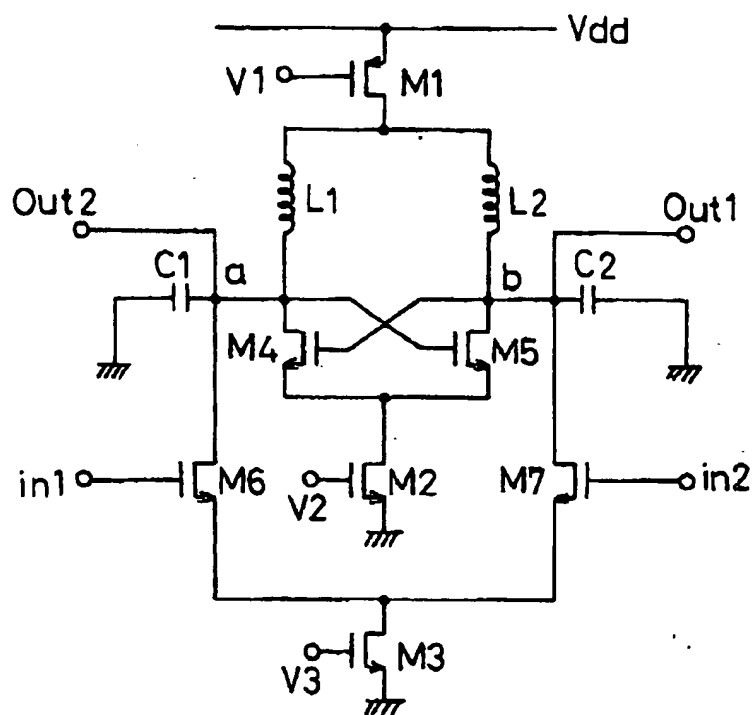


도면5

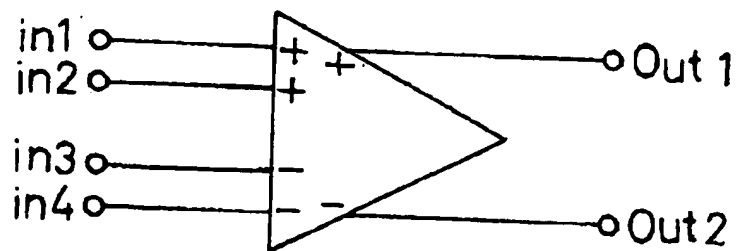
도면6



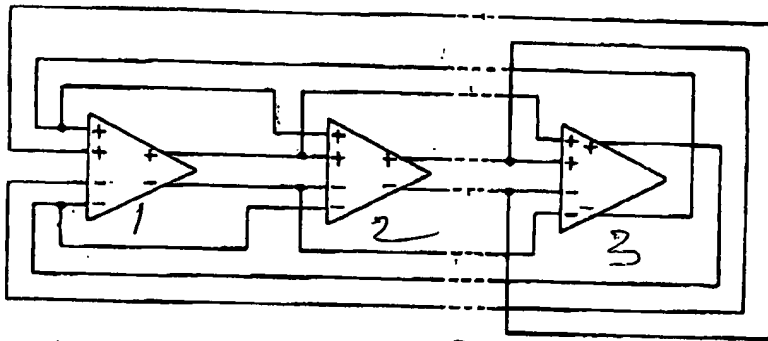
도면7



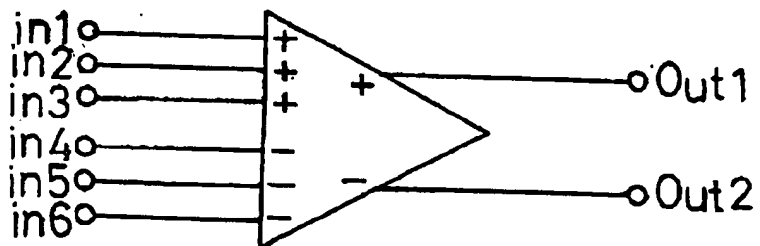
도면8



도면9



도면10



도면11